

**TESLA** PIEŠŤANY, koncernový podnik

**ŠKOLSKÝ MIKROPOČÍTAČ PMI 80**

**UŽÍVATEĽSKÁ PRÍRUČKA**

**ČASŤ I : Technický popis**

**Piešťany, august 1982**

## I. Technické parametre PMI - 80.

- centrálna procesorová jednotka /CPU/: MHB 8080A
- frekvencia PKJ: 10 MHz /perióda hodinových pulzov 900 ns/
- prerušovací systém: jednúrovňový /RST7/
- externé rozšírenie systému: lokálna zbernica mikropočítača  
vyvedená na konektor K1
- rozsah pamäte ROM: 1 KB s možnosťou rozšírenia a ďalšia 1 KB
- rozsah pamäte RWM: 1 KB
- počet paralelných V/V liniek: 8 s možnosťou rozšírenia na 32  
vyvedených na konektor K2
- zabudovaný užívateľský terminál: deväťmiestny sedemsegmento-  
vý displej LED a 25 prvková  
klávesnica
- interfejs pre pripojenie kazetového magnetofónu:  
výstup min. 100 mV ef pri zaťažení 50 K $\Omega$   
vstup min. 6 V ef, vstupný odpor 1 K $\Omega$
- programové vybavenie: rezidentný riadiaci program MONITOR  
s rozsahom 1 KB
- napájacie napätie: externé +5V/0,7A  
+12V/0,2A  
-5V/0,1A
- rozmery a hmotnosť: - 145 x 245 mm  
- cca 0,3kp

## II. Architektúra mikropočítača PMI - 80.

Cieľom tejto kapitoly je oboznámiť čitateľa s mikroprocesorovou štruktúrou orientovanou okolo CPU 8080A. Architektúra PMI - 80 je popísaná v ucelených blokoch s obvodom riešením a náčrtkom rozložených súčiastok na plošnom spoji. Popis jednotlivých integrovaných obvodov je podrobne uvedený v prílohe tejto príručky.

Mikropočítač PMI - 80 je riešený s minimálnou podporou v hardware na úkor softwaru, čo viedlo k jednoduchej architektúre systému pozostávajúcej len z 10-tich integrovaných obvodov, ktoré spínajú v podstate tri hlavné časti mikropočítača, a to:

- centrálnu časť
- podsystém k lokálnej zbernici
- vstupnovýstupnú časť

Všetky tieto tri časti sú pripojené na tzv. lokálnu zbernicu mikropočítača, ktorá je tvorená:

- adresnou zbernicou A0 ÷ A15
- údajovou zbernicou DB0 ÷ 7
- riadiacou zbernicou  $\overline{MR}$ ;  $\overline{MW}$ ;  $I/\overline{OR}$ ;  $I/\overline{OW}$ ; RESET;

Lokálna zbernica mikropočítača je vyvedená na konektor FRB s označením K1, čo umožňuje užívateľovi rozšíriť systém o ďalšie stavebné prvky. Majiteľom lokálnej zbernice je mikroprocesor MHB 8080A, ktorý sa obracia na pamäťový podsystém, v ktorom sú pre neho uložené inštrukcie, prípadne iné údaje.

Tento cyklus je mechanický a je rozdelený do jednotlivých cyklov a taktov, ktorých počet je závislý od druhu vykonávanej inštrukcie.

## II. 1 Časť centrálna.

Obvodové riešenie centrálnej časti je na obr. č.1 a na ďalšom obr. č.2 je rozloženie potrebných súčiastok na plošnom spoji.

Ako hlavným - centrálnym obvodom je mikroprocesor MHB 8080A. K svojej činnosti potrebuje dva podperné obvody:

- a./ generátor hodinových taktov MH 8224
- b./ riadiaci obvod údajovej a riadiacej zbernice MH 8228.

K činnosti mikroprocesora sú nutné tieto signály:

- HOLD; žiadosť o zmenu majiteľa, t.j. odstúpenie od lokálnej zbernice. Musí byť inicializovaný prepojkou 4-6, alebo prepojkou 5-6 z externej logiky - svorka K1.
- INT; žiadosť o prerušenie interpretujúceho programu. Aktívny stav je LOG 1, ktorý je realizovaný tranzistorovým spínačom T1, R3, R2 a ktorý je v kludovom stave zopnutý /INT = LOG 0/.

Druhý stav spínača /INT = LOG 1/ dosiahneme stlačením tlačítka

I alebo externým signálom zo svorky K1.

S týmto signálom súvisí signál  $\overline{INTA}$  u obvodu MH 8228, ktorý môže byť inicializovaný prepojkou 7-8, ktorá spôsobí pri uvoľnenom prerušení vnúternej inštrukcie RST7 na údajovej linke mikroprocesora, alebo prepojkou 7-9 pre externé využitie: napríklad pre vektorové prerušenie s prvkami MH 3214 a MH 3212.

Akceptovateľnosť prerušenia mikroprocesor oznamuje signálom INTE špička K1.

- hodinové takty  $\phi 1$  a  $\phi 2$ . Tieto dvojfázové hodiny sú generované obvodom MH 8224 a sú pracovnými taktami mikroprocesora.
- READY; signál označujúci pripravenosť podsystému. Musí byť synchronný s pracovnými taktami mikroprocesora, pretože na základe

toho môžu byť vsunuté "prázdne" takty mikroprocesora - táto doba je označená ako čakanie /WAIT/na pomalšie komunikujúce zariadenie - /systém/. Pri prepojke 1-2 bude túto činnosť synchronizovať obvod MH 8224 pri vzniknutej udalosti na svorke 5/ Kl, ktorá musí mať úroveň L.

- RESET - nulovanie, má inicializačný význam. Primárny vstupný signál, ktorý môže byť manuálny od tlačítka **RE**, alebo od derivovaného členu tvoreného prvkami R1; D1; C15, pri nabehnutí napájacieho napätia +5V je sesynchronizovaný v obvode MH 8224 a privedený na všetky sekvenčné obvody mikropočítača. Prípadné ďalšie externé prvky je možné pripojiť na svorku 16 Kl.

Pri RESET udalosti mikroprocesor inicializuje svoje vnútorné klopné obvody a nastaví programový čítač na hodnotu ~~0000~~ H.

Na základe týchto signálov mikroprocesor generuje rad signálov, ktoré sa spracovávajú v podporných obvodoch. Sú to nasledujúce signály:

- SYNC, ktorý indikuje začiatok každého pracovného cyklu a súčasne signalizuje výstup stavového slova mikroprocesora, ktorý sa nachádza na údajových linkách D<sub>0</sub> + 7.
- $\overline{WR}$ , označujúci, že na údajových linkách sú platné výstupné údaje /data/
- $\overline{DBIN}$ , signál indikujúci, že údajové linky sú vo vstupnom režime. /Data Bus IN/
- $\overline{HOLD}$ , signál, ktorým mikroprocesor potvrdzuje splnenú požiadavku HOLD.
- WAIT, signál indikujúci, že mikroprocesor vstúpil do taktu T<sub>w</sub> - takt čakania, ako odozva na signál READY, ktorý má úroveň L. Signál WAIT je vyvedený na svorku 7 Kl.

Čo sa odohráva vo vnútri mikroprocesora, poprípade v jeho komunikácii je možné zistiť prostredníctvom údajových liniek D<sub>0</sub> + 7, ktoré sú obojsmerné.

Pre adresovanie účastníkov systému používa mikroprocesor 16 bitovú adresnú zbernicu A<sub>0</sub> + 15, čo mu dovoľuje priamo adresovať 65 536 miest.

V ďalšom bude osvetlená činnosť - úloha podporných obvodov MH 8224 a MH 8228.

- Integrovaný obvod MH 8224 predstavuje generátor dvojfázového hodinového hodinového signálu a obsahuje: budiče, ktoré zabezpečujú dosiahnutie neštandardných napätievých úrovní signálov  $\phi 1$  a  $\phi 2$ .

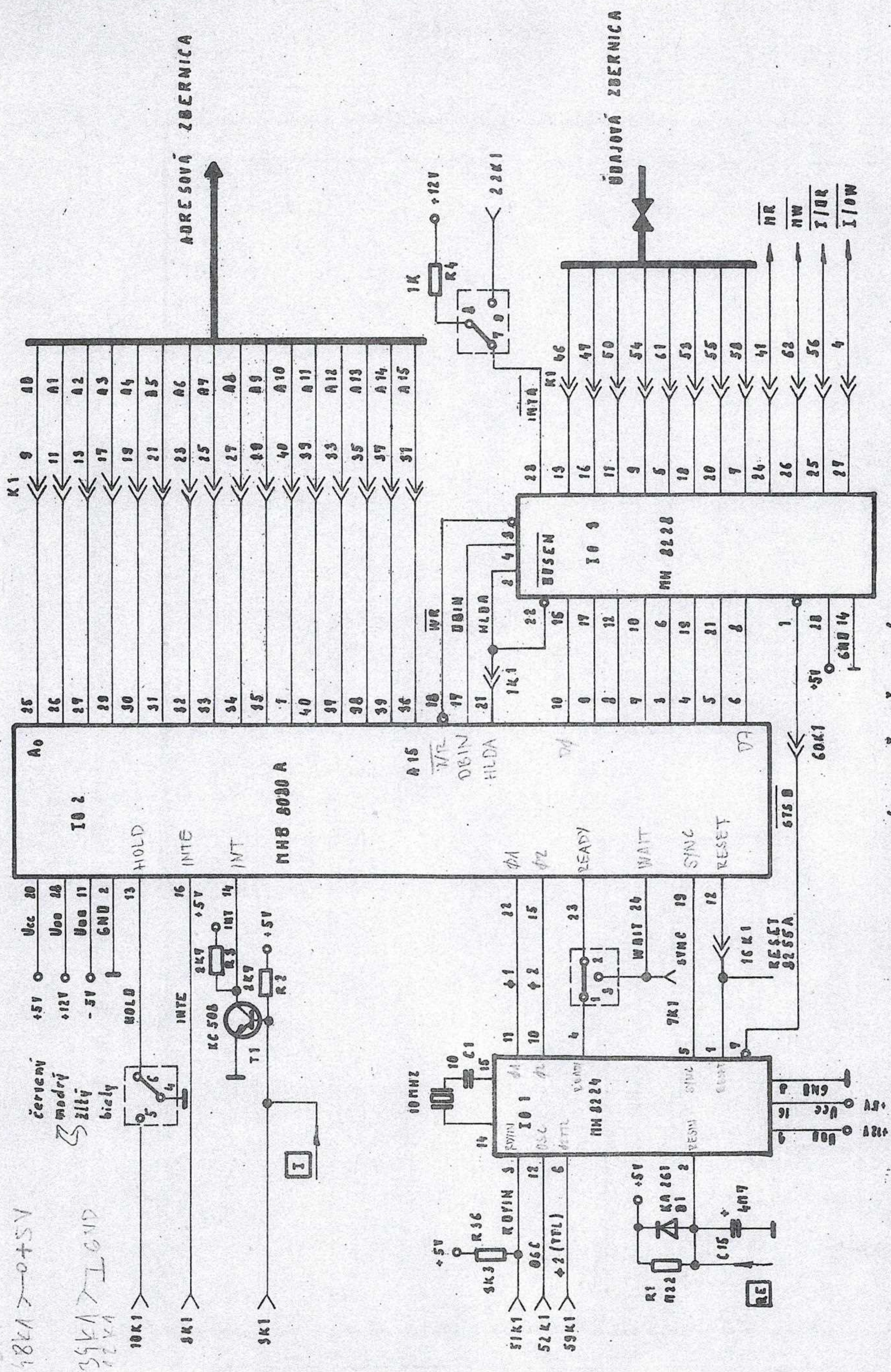
Preto sú privedené i dve napájacie napätia  $U_{CC}$ ,  $U_{DD}$ . Pre činnosť obvodu je nutné pripojiť k nemu vonkajší dvojpól, určujúci kmitočtovú frekvenciu. V našom prípade je to piezokeramická jednotka s frekvenciou 10 MHz. V tomto usporiadaní začne v obvode 8224 kmitať oscilátor, ktorého výstup OSC je vyvedený na svorku 52 K1. Z tohto oscilátora sú odvedené i ďalšie signály. Pre externé použitie je vyvedený na svorku 59 K1 pulz  $\Phi 2$  s úrovňou TTL. Ďalej obvod má výstup  $\overline{STSTB}$ , ktorý je odvedený od mikroprocesorového signálu SYNC. Tento výstupný signál vzorkuje stav mikroprocesoru v dobe  $T_2$  /STATUS STROBE/ a ukladá ho do registra stavu obvodu MH 8228.

- obvod 8228 predstavuje kombinovaný obvod ako:

- a./ budič údajovej obojsmernej zbernice, ktorý sa jednou stranou pripojuje k údajovým linkám mikroprocesora / $D_{8} + 7$ / a druhou stranou k systémovej /lokálnej/ údajovej zbernici /DATA BUS/.
- b./ dekódér taktu s budičom pre riadiace systémove signály. V stave slova, ktoré sa prijme pulzom  $\overline{STSTB}$  je zakódovaná informácia o type taktu. V súčinnosti so signálmi  $\overline{WR}$ ,  $\overline{DBIN}$ ,  $\overline{HLDA}$  generuje dekódér taktu týchto päť signálov:
  - $\overline{MR}$ , signál pre riadenie čítania z pamätového podsystemu.
  - $\overline{MW}$ , signál pre riadenie zápisu do pamätového podsystemu.
  - $\overline{I/O\overline{R}}$ , signál pre riadenie čítania z vstupnovýstupného podsystemu.
  - $\overline{I/O\overline{W}}$ , signál pre riadenie zápisu do vstupnovýstupného podsystemu.
  - $\overline{INTA}$ , signál oznamujúci prijatie požiadavky prerušenie mikroprocesora.

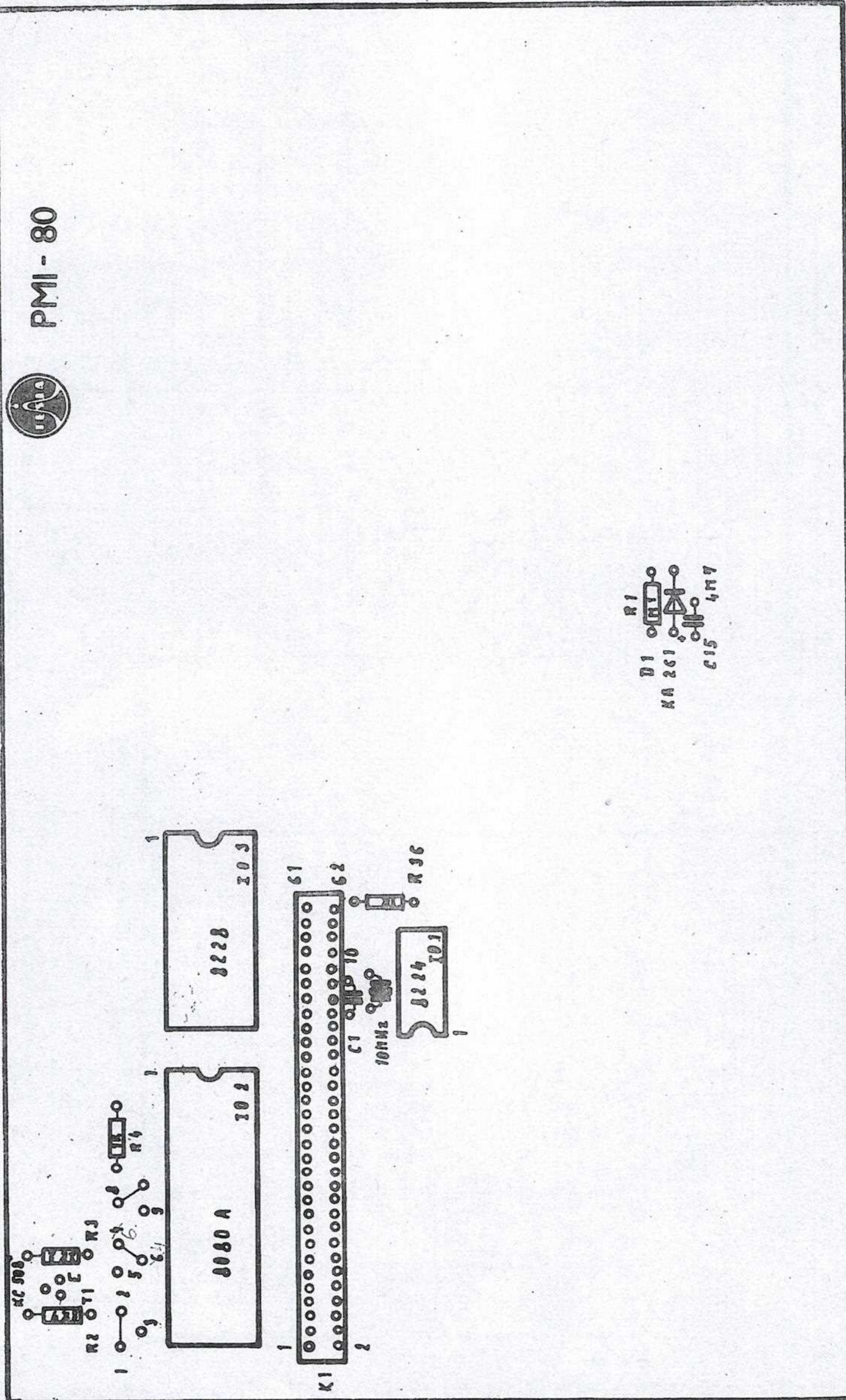
Pre odstúpenie od systémovej zbernice obvod má vstupný signál  $\overline{BUSEN}$ , ktorý je v systéme PMI - 80 spojený so signálom  $\overline{HLDA}$ .

22k1  
 48k1 → +5V  
 39k1 → I/O  
 12k1 → GND



PM180- CENTRÁLNA ČASŤ-SCHEMA NA ZAPOJENIA  
 OBR.Č.1

 PMI - 80



PMI - 80 - CENTRÁLNA ČASŤ - ROZLOŽENIE SÚČIASTOK  
OBR. Č.2

## II.2 Podsystem k lokálnej zbernici.

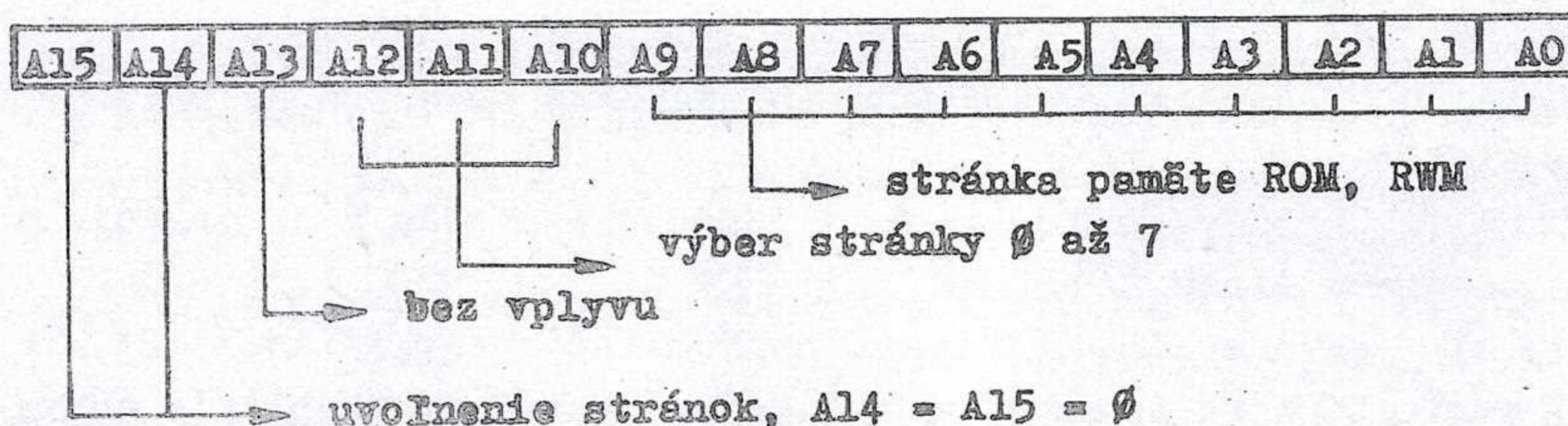
### II.2.1. Pamätový podsystem

Táto časť mikropočítača PMI - 80 je vyobrazená v obvodomom riešení na obr. č.3 a rozloženie súčiastok na plošnom spoji je na nasledujúcom obr. č.4.

Pamätový podsystem možno rozdeliť na tri typické časti:

- pamät ROM
- pamät RWM
- obvody výberu /select/ pamätí

V našom prípade je jedna stránka o veľkosti 1Kbyte. Tieto stránky sa dekódujú rýchlym dekóderom typu MH 3205 podľa nasledujúcej schémy.



Aby boli pamätové údaje správne aktualizované, t.j. aktivovanie pamäte v očakávanú dobu je uvoľňovaný vstup E3 u obvodu MH 3205 generovaný hradlom NAND MH 7400 zo signálov  $\overline{MR}$  a  $\overline{MW}$ . Tým bude zabezpečený správny zápis a čítanie údajov. Obvod MH 3205 umožňuje dekódovanie osem 1Kbyte pamätových stránok. Mikropočítač PMI - 80 obsahuje dve stránky pamäte typu ROM stránka 0. a 1. a jednu stránku pamäte RWM ako poslednú 7. Zvyšné výberové signály stránok 2,3,4,5,6 sú vyvedené užívateľovi na konektor K1.

Pamät RWM je realizovaná dvoma obvodmi MHB 2114 a je aktivovaná stránkou začínajúcou adresou 1C00 až 1FFF.

Pamät ROM v základnej verzii PMI - 80 je obsadená len 0. stránkou, kde je umiestnený riadiaci program MONITOR. Ide o typ MHB 8608 v plastickom púzdre bez možnosti vymazávania obsahu.

Z obvodomého riešenia na obr. č.3 je zrejmé, že rozšírenie pamätového podsystemu môže užívateľ previesť bez ťažkostí, pretože



lokálna zbernica i signály výberu stránok má vyvedené na konektore Kl.

### II.2.2. Podsystem styku so zbernicou

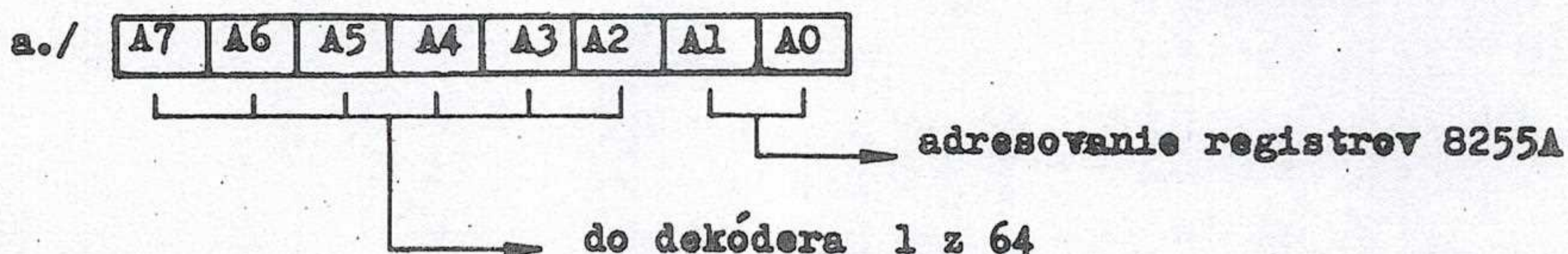
V tejto časti sa oboznámime s prvkami, ktoré už by mali patriť k vstupnovýstupnej časti mikropečítača. Sú to obvody styku s okolím mikropečítača - MHB 8255A. K lokálnej zbernici sú pripojené dva, avšak možno ich počet prostredníctvom konektoru Kl rozšíriť. Obvod MHB 8255A predstavuje paralelný programovateľný stykový obvod mikropečítačovej rodiny 8080, to znamená, že k jeho činnosti je treba previesť inicializáciu do požadovaného módu programovými prostriedkami. Podrobný popis tohto obvodu nájde užívateľ v prílohe tejto príručky, my sa obmedzíme len na popis pripojenia obvodu k lokálnej zbernici mikropečítača. Z jej strany sú to:

- údajové linky  $DB[0:7]$
- signál RESET, ktorý inicializuje počiatočný stav obvodu, kedy všetky jeho interfejsové linky sú orientované ako vstupné
- signál  $\overline{RD}$ , ktorý umožňuje čítanie údajov z obvodu a je pripojený na riadiacu linku  $\overline{I/OR}$
- signál  $\overline{WR}$ , ktorý umožňuje zápis údajov do obvodu a je pripojený na riadiacu linku  $\overline{I/OW}$ .
- $A_0, A_1$  - adresovacie linky vnútorných registrov, /kanály PA, PB, PC a riadiaci register - CWR/ a sú pripojené na najnižšie adresové linky zbernice.
- $\overline{CS}$  - aktivovací vstup obvodu /SELECT/.

Tento signál pre stykový obvod je možné získať v podstate dvomi spôsobmi:

- a./ dekódovaním zvyšných šiestich adresných liniek  $A_2 \div A_7$
- b./ lineárnou voľbou priamo z adresnej liniek  $A_2 \div 7$

V našom prípade stykové obvody IO 1., IO 9. sú aktívované lineárnym výberom. Pre lepšiu názornosť adresovanie stykových obvodov s prípadnou možnosťou externého rozšírenia je znázornené na nasledujúcich obrázkoch.

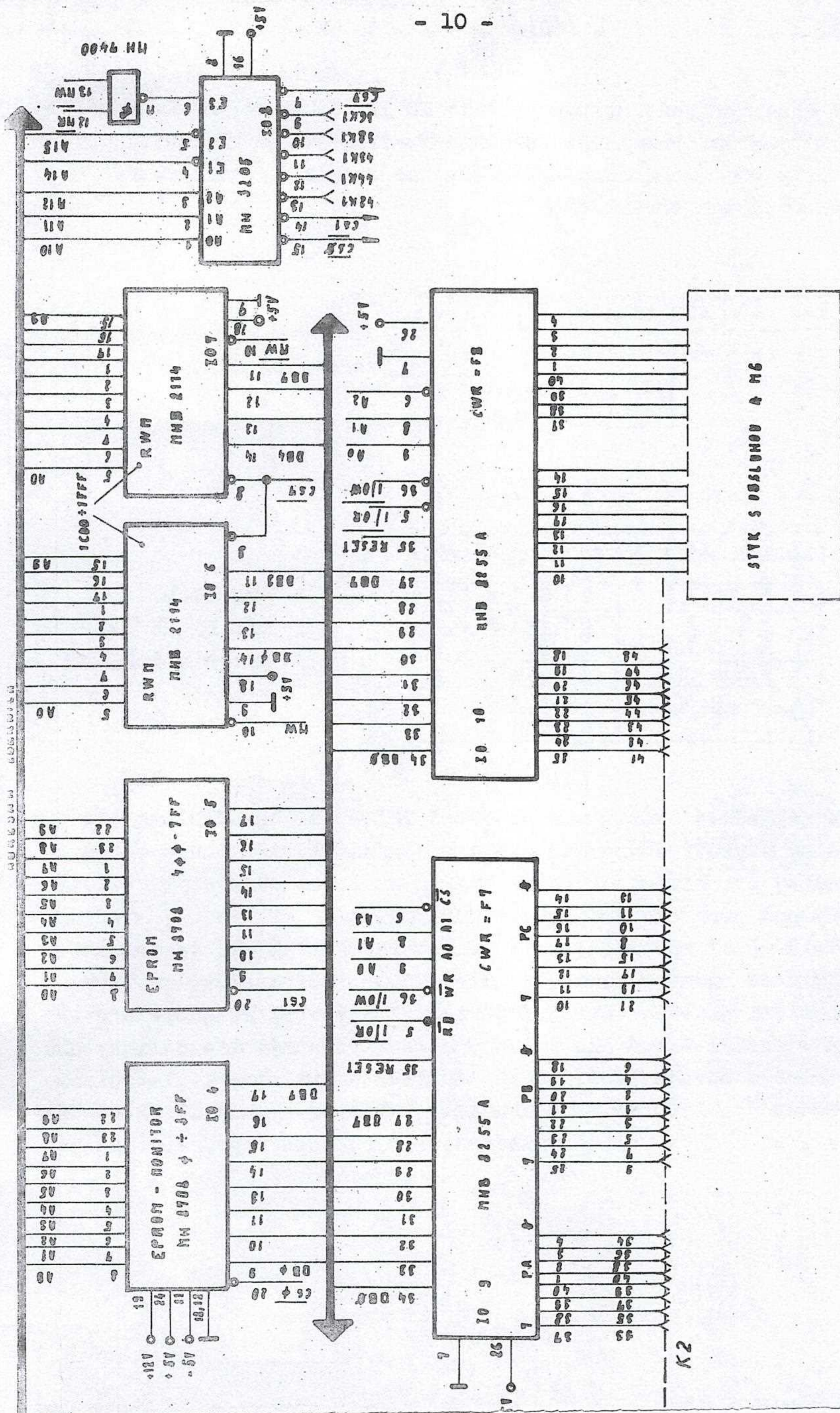


1	1	1	1	1	0	x	x
1	1	1	1	0	1	x	x
1	1	1	0	1	1	x	x
1	1	0	1	1	1	x	x
1	0	1	1	1	1	x	x
0	1	1	1	1	1	x	x

pre IO 10  
 pre IO 11  
 pre možné ďalšie  
 externé stykové  
 obvody

V základnej verzii mikropočítač PMI - 80 obsahuje len jeden paralelný stykový obvod MHB 8255A v pozícii IO 10. Tento obvod je použitý pre služobné účely, ktorým sa realizuje styk s okolím riadený pod programovým modulom MONITOR.

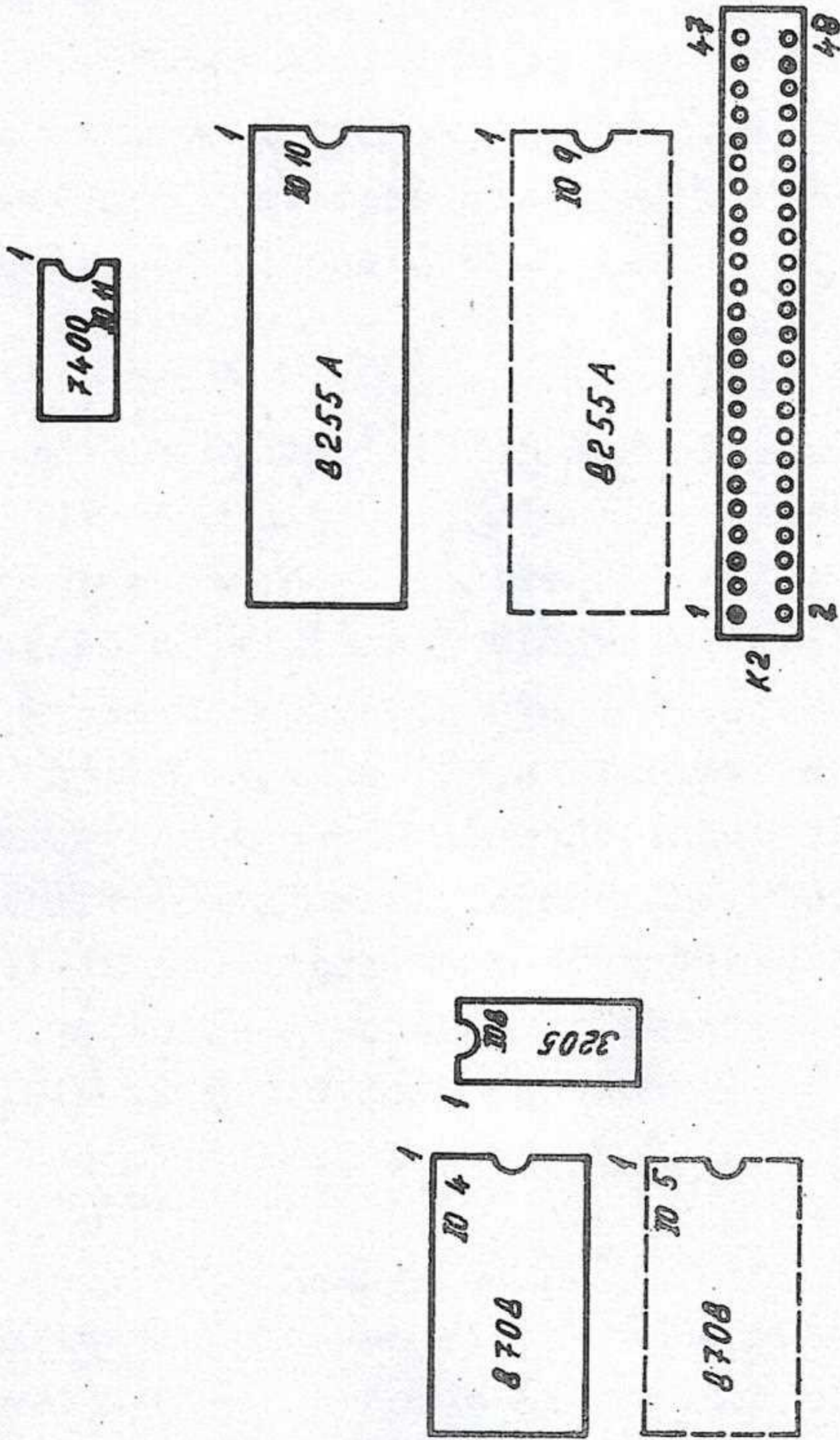
Pre tieto účely spotrebuje dva kanály PA, PC tak ako to je schematicky znázornené v zapojení na obr. č.3. Užívateľovi zostáva k dispozícii jeden osembitový port B, ktorý však môže byť použitý len v režime  $\emptyset$  buď ako vstupný alebo výstupný. Tieto linky ako aj ostatné z obvodu IO 9, ktoré sú užívateľovi plne k dispozícii sú vyvedené na interfejsový konektor FRB s označením K2. Pre užívateľské aplikácie je ich nutné oddeliť budičmi napr. 7404 až 7407.



PMI 20 - PAMÄTÖVÝ SYSTÉM A PERIFÉRNÉ OBVODY - SCHÉMA ZAPOJENIA  
OBR. Č. 3



PMI-80



PMI-80 - PAMÄTOVÝ SYSTÉM A PERIFÉRNE OBVODY - ROZLOŽENIE  
SÚČIASTOK

OBR. č. 4

### II.3. Časť vstupnovýstupná.

V predchádzajúcej časti bola už čiastočne spomenutá vstupno-výstupná časť mikropočítača, a to zo strany lokálnej zbernice. Bol vysvetlený medzistykový programovateľný obvod MHB 8255A. Teraz si vysvetlíme druhú stranu stykového obvodu, ktorého riešenie bolo zahrnuté do čiarkovaného bloku ako je vidno na obr. č.3. Obvodové riešenie tohto bloku je znázornené na obr. č. 5 a jeho rozloženie súčiastok na plošnom spoji na obr. č. 6. Pre lepšie pochopenie tohto vstupnovýstupného bloku si ho rozdelíme na tri časti:

- časť výstupná - displej
- časť vstupná - klávesnica
- časť interfejs kazetového magnetofónu

Celé riešenie tohto bloku sa vyznačuje minimálnou obvodovou architektúrou, ktoré slúži ako podpora programovým fragmentom riadiaceho programu MONITOR.

Treba mať na zreteli, že tieto programové fragmenty generujú postupnosť riadiacich signálov, ktoré sa dostávajú prostredníctvom obvodu MHB 8255A na príslušné prvky. Aké činnosti vyvolávajú, si vysvetlíme podrobnejšie:

#### a./časť výstupná - displej.

Zobrazovacia časť je realizovaná deväťmiestnym sedemsegmentovým displejom LED so spoločnou katódou. u jednotlivého zobrazovacieho elementu typu WQD - 30. Princíp zobrazovania je dynamický režim postupného zobrazovania jednotlivých údajov na jednotlivé miesta displeja. Z tohto dôvodu programový fragment musí zabezpečiť údaj na segmenty a, b, c, d, e, f, g a určiť pozíciu segmentovky displeja. Údaj je vložený do výstupného registra kanálu PA obvodu MHB 8255A. Je to sedem liniek PA<sub>0</sub> - 6. Pretože ich nemožno pripojiť priamo na anódy segmentovky je nutné výkonové prispôsobenie tranzistorovým spínačom, ktorý napr. pre segment "g" je tvorený prvkami T4, R12, R13, R14. Aby segmentovka "g" mala kladný potenciál, aktivovací signál /údajový/ musí mať úroveň L.

Jednotlivé katódy segmentoviek sú prepínané dekóderom MH 1082 na základe privedených signálov PC<sub>0</sub> + 3 z programového fragmentu. Obvod MH 1082 je v podstate dekóder 1 x 9 s tranzistorovými budičmi určený pre displeje so spoločnou katódou segmentovky. Odlišnosťou od štandardného dekódera je tu vstupný kód dekódera, ktorý musí byť negovaný, t.z., že ak chceme aktivovať nultú segmentovku, musí programový fragment vydať

do výstupného registra kanálu PC na linky PC0 + 3 hodnoty LOG 1. Takáto architektúra umožňuje zobrazovať ľubovoľnú kombináciu segmentov a, b, c, d, e, f, g, na ľubovoľnej segmentovke displeja. Programátorovi postačí vyvolať tento programový fragment, ktorého atributom je ukazateľ výstupného buffera /registra/, kde má uložené údaje pre zobrazenie. Ukončenie zobrazovania môže byť zabezpečené časovým limitom alebo stlačením žiadanej klávesy. Pretože zobrazovanie údajov je programovou záležitosťou, a tým mikroprocesor musí sa tejto činnosti venovať, je možné v takých prípadoch, kde nie je to prípustné /v reálnych procesoch/ použiť statické zobrazovanie údajov na ľubovoľnej segmentovke, a to spôsobom nastavenia údajov do výstupných registrov - kanálov PA, PC stykového obvodu MHB 8255A.

V tomto prípade budú segmenty svietiť jasnejšie. Podrobnejšie o tomto programovom fragmente a o spôsobe zobrazovania údajov nájde užívateľ v príručke II a III.

#### b./ časť vstupná - klávesnica.

25-prvková klávesnica slúži užívateľovi pre dialóg - komunikáciu s mikropočítačom. Zadáva sa ňou riadiace a údajové povely.

Z 25 prvkov kláves je 16 vyhradených pre hexa znaky  $\mathcal{A} \div \mathcal{F}$ , ďalej 7 kláves je riadiacich /funkčných/ a zvyšné dve sú systémové - RESET a INTERRUPT.

Všetky klávesy až na posledné dve sú zapojené do matice 3 x 9. Linky X sú trvale pomocou odporov R33, R34, R35 udržiavané na úrovni H. Tento stav je snímaný prostredníctvom stykového obvodu MHB 8255A cez linky PC4, PC5, PC6. V kludovom stave budú na úrovni H.

Maticové linky Y sú pripojené na dekóder MH 1082, ktorý je spoločný so zobrazovaním. Vždy keď príde k aktualizovaniu príslušnej katódy segmentovky, bude na príslušnej maticovej linke Y na krátku dobu úroveň L /táto doba je súčasne dobou svitu segmentovky/.

Ak dôjde v priesečníku matice XY k vodivému spojeniu vplyvom stlačenia hmatníka klávesy, ktorý prenesie tlak na pružný pliešok, zmení sa kludový stav signálov na linkách PC4, 5, 6. Tento stav je neustále snímaný počas každej doby svitu príslušnej segmentovky. Ďalej je to už len úlohou programového fragmentu, ktorý zabezpečí priradenie príslušného kódu klávese a ochranu pred zakmitnutím kontaktu.

Displej i kľavesnica sú po konštrukčnej stránke samostatné diely, takže je možné ich oddeliť a umiestniť mimo základnú dosku mikropočítača.

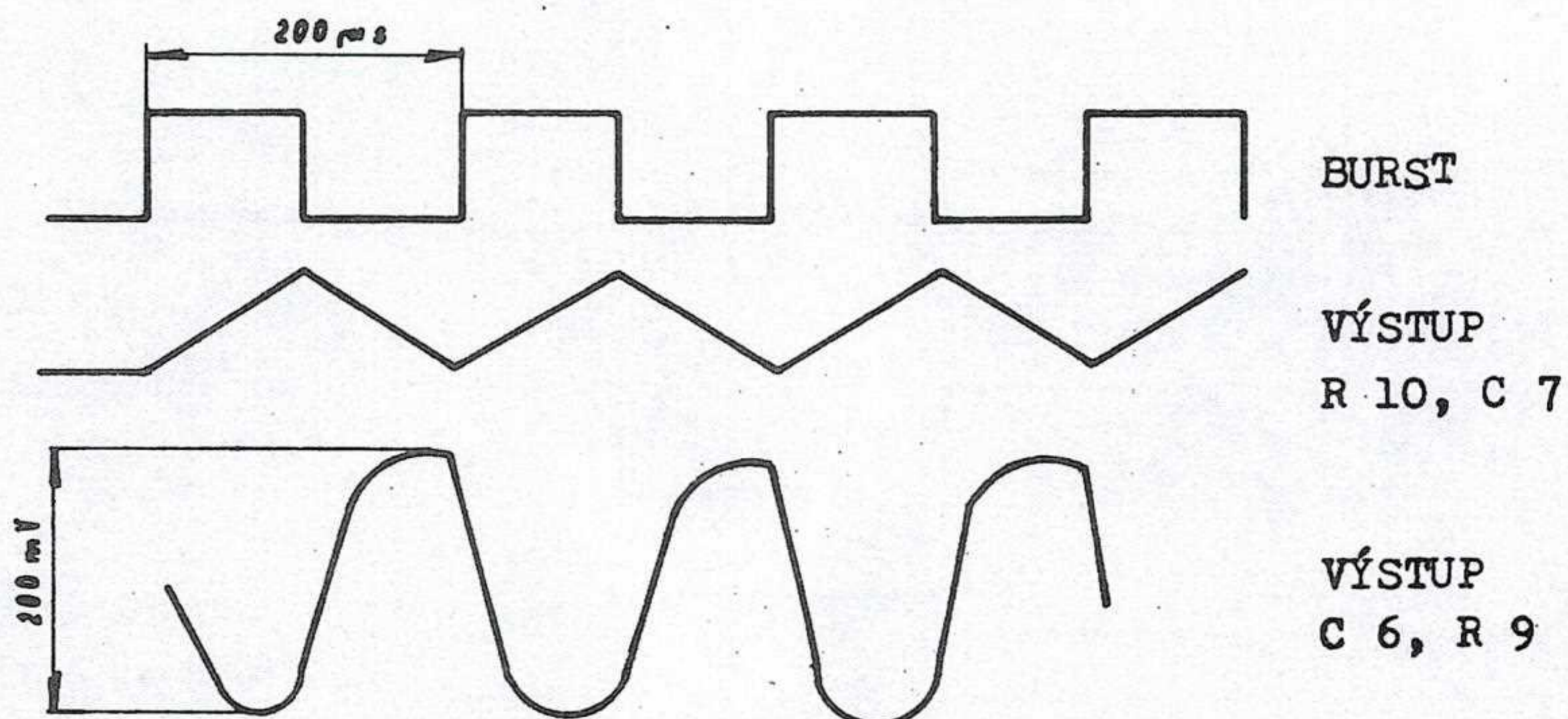
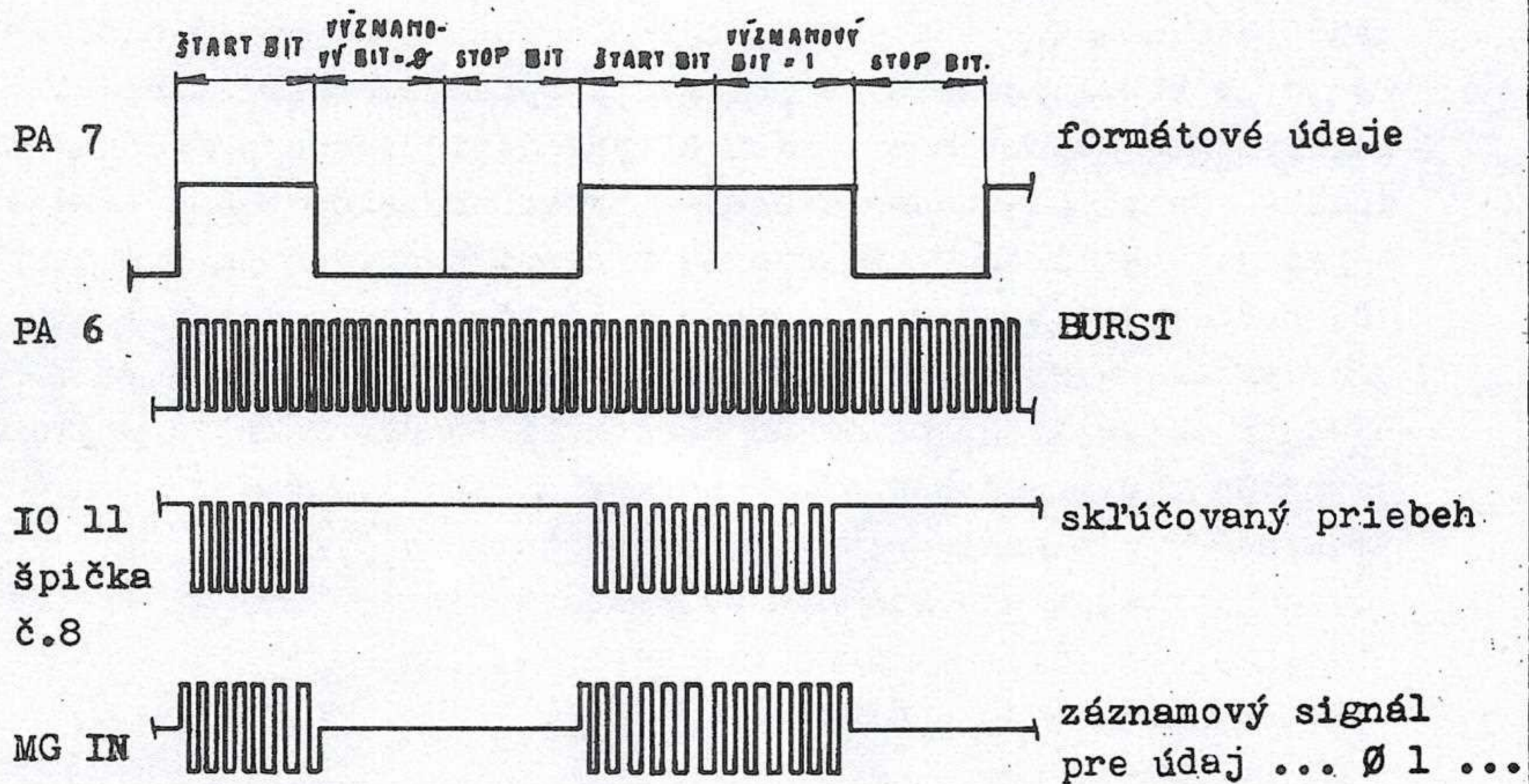
c./ interfejs kazetového magnetofónu.

Interfejs kazetového magnetofónu predstavuje minimálnu podporu hardwaru. Všetky funkcie - formátovanie údajov, vytváranie periodického signálu /BURST/, dekódovanie záznamu i jeho ukončenie je úlohou programového fragmentu riadiaceho programu MONITOR. Prv než sa oboznámime s obvodovým riešením treba si vysvetliť spôsob záznamu jedného bitu. Vyslanie jedného bitu predstavuje vyslanie troch rovnakých časových úsekov, ktoré majú túto funkciu:

- prvá tretina predstavuje ŠTART bit a je s úrovňou H
- druhá tretina predstavuje významový bit
- posledná má funkciu STOP bitu a má úroveň L

Spôsob záznamu údajov na magnetofónovú pásku je frekvenčný, pričom úroveň H je zápis periodického signálu /BURST/ s frekvenciou približne 5KHz trvania 16 period. Úroveň L je bez periodického záznamu.

Periodický signál /BURST/ je generovaný programovým fragmentom v čase zápisu údajov a je zavedený na hradlo NAND IO 11 špička č. 9. Predtým však musel zabezpečiť nastavenie významového bitu vysielaného údajov /byte/ na linku PA7 a teda na druhý vstup hradla NAND IO 11. Tento vstup je kľúčovacím, pretože od neho, a teda od úrovne významového bitu bude závisieť či sa bude zaznamenávať BURST. Signál z hradla NAND IO 11 vývod č. 8 je vedený do integračného členu R10, C7 s časovou konštantou  $\tau = 100 \mu s$  a ďalej je signál formovaný v derivačnom člene C6, R9 s časovou konštantou  $\tau = 10 \mu s$ . Takto vytvarovaný signál s približne sínusovým priebehom je vyvedený ako vstupný signál kazetového magnetofónu. Nasledujúci obrázok znázorňuje funkciu výstupného interfejsu pre MG.



Princíp záznamu na kazetový magnetofón

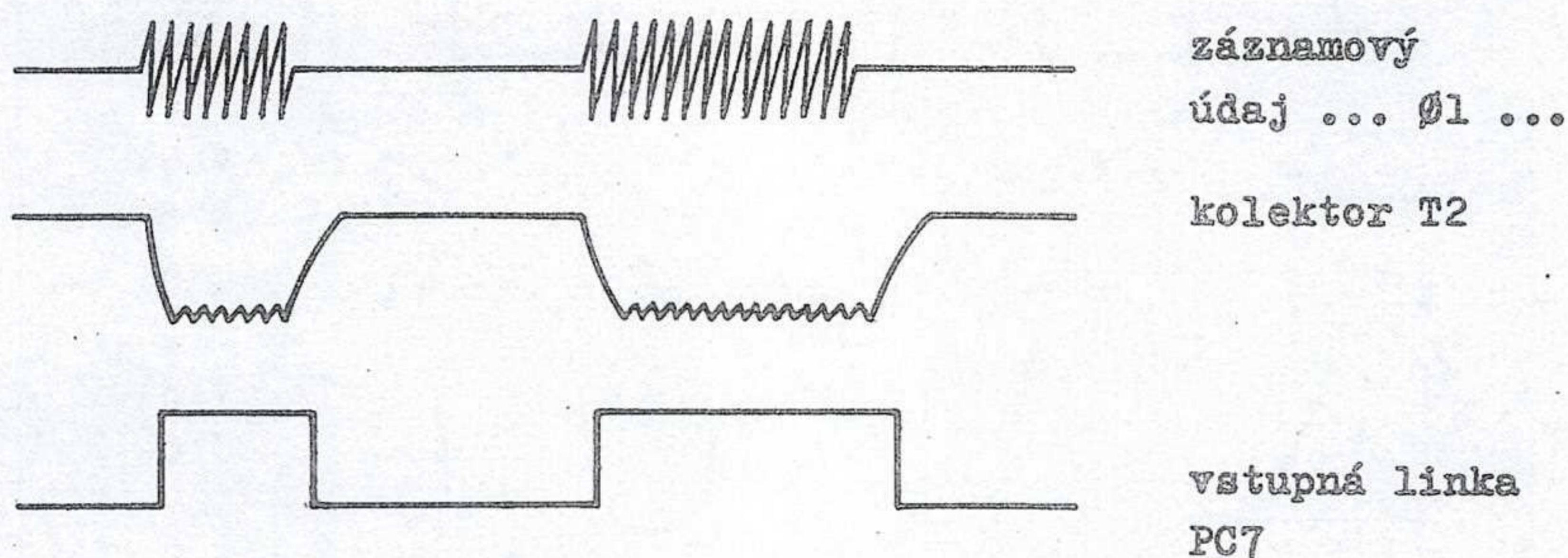


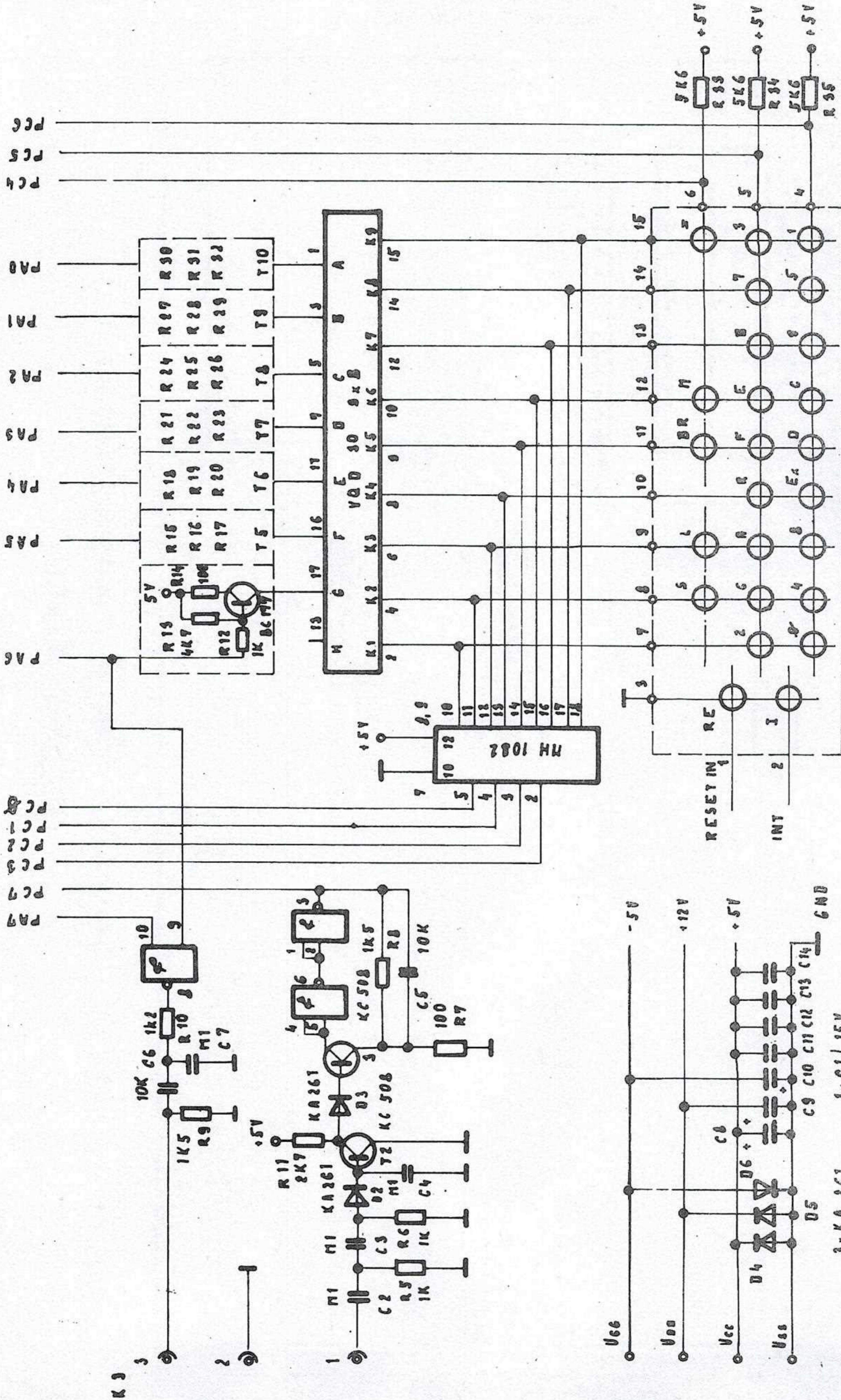
Programový fragment vyslania jedného bloku údajov /dat/ zabezpečuje v záhlaví tohto bloku vyslania dlhého synchronizačného BURSTu a zápis údajov /1 byte/ o poradovom čísle bloku. Týmto je zabezpečená synchronizácia správneho prečítania bloku, pretože najprv musí prísť k vyhľadaniu synchronizačnej značky. Ďalej sa budeme zaoberať spôsobom dekódovania záznamu z pásky. Opäť i táto funkcia je riešená programovým fragmentom. Vstupným parametrom však musí byť sériový tok údajov tak ako bol vyslaný výstupným programovým fragmentom na linku PA 7. Získaný výstupný signál z MG však túto formu, nemá, a preto je nutná minimálna podpora v hardware, spočívajúca v úprave frekvenčného signálu - BURST na obdĺžnikový priebeh.

Obvodové riešenie pozostáva z týchto dielov:

- C2, R5, C3, R6 - hornopriepustný filter
- D2 - oddeľovacia dióda
- T2 - invertor
- D3 - väzobná dióda
- T3, R8, R7, C5 a 2x NAND IO 11 - tvarovač hrán signálu

Na nasledujúcom obrázku je znázornený spracovaný priebeh tohto signálu.

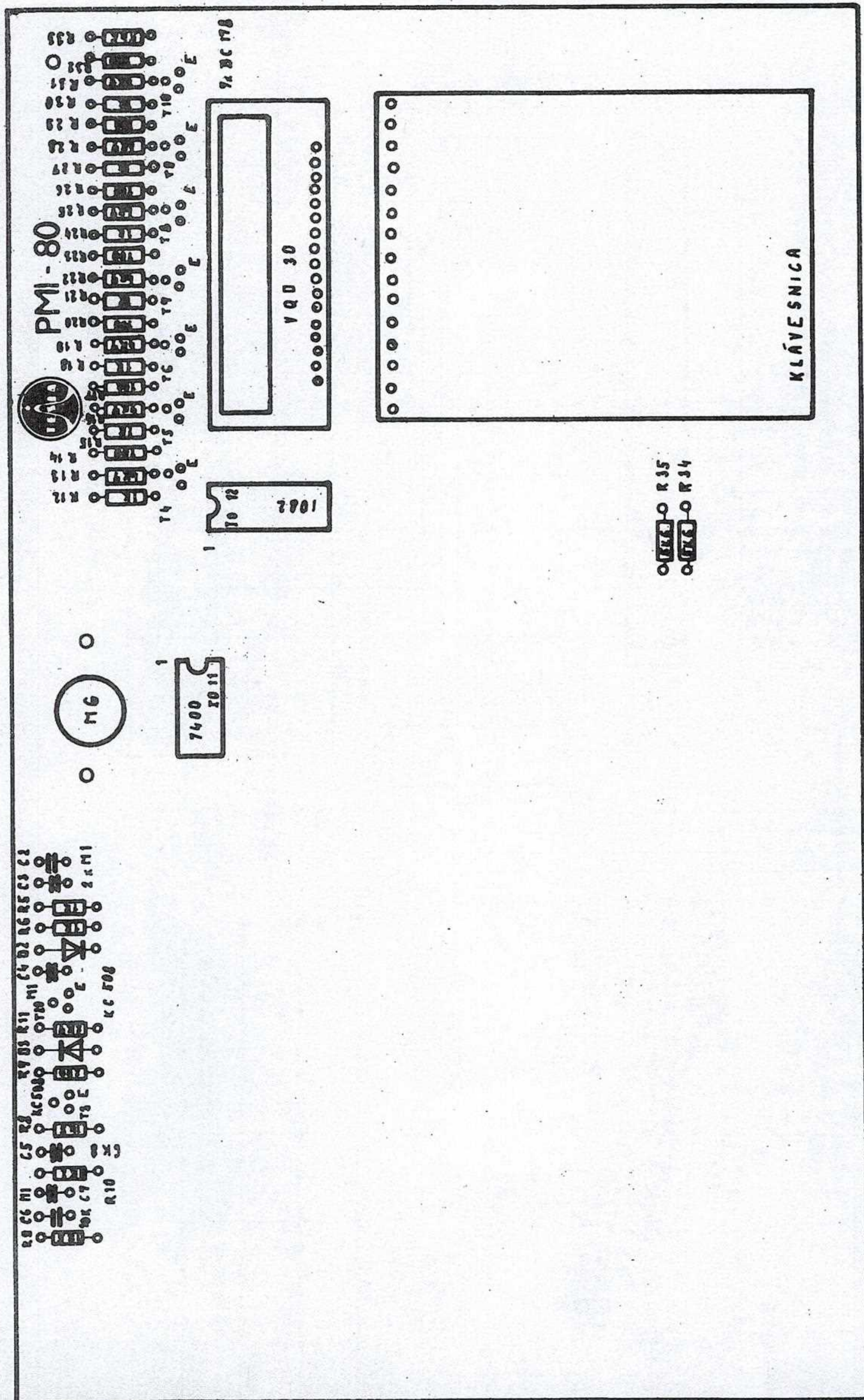




25 PRVKOVÁ KLÁVESNICA

PMI - 80 - VSTUPNO/VÝSTUPNÁ ČASŤ - SCHÉMA ZAPOJENIA

OBR. Č.5



OBR. č.6      PMI - 80 - REFERENČNÉ PERIFÉRIE A PRIPOJENIE MAGNETOFÓNJU  
- ROZLOŽENIE SÚČIASTOK

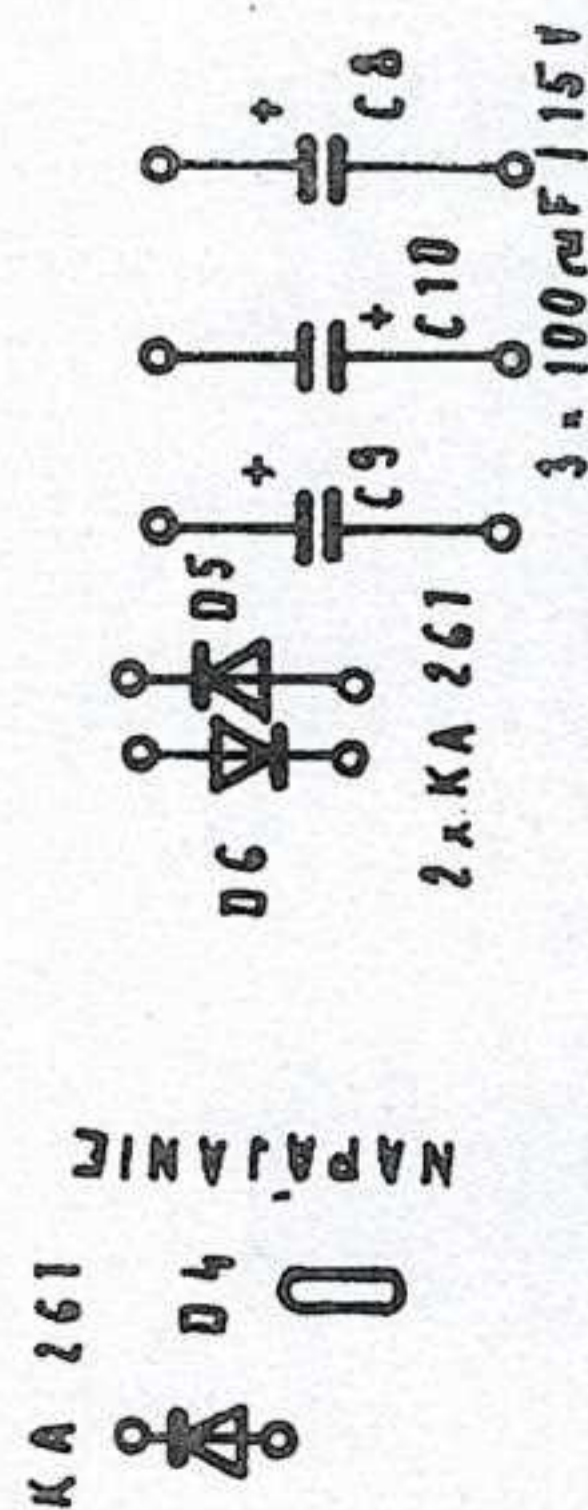
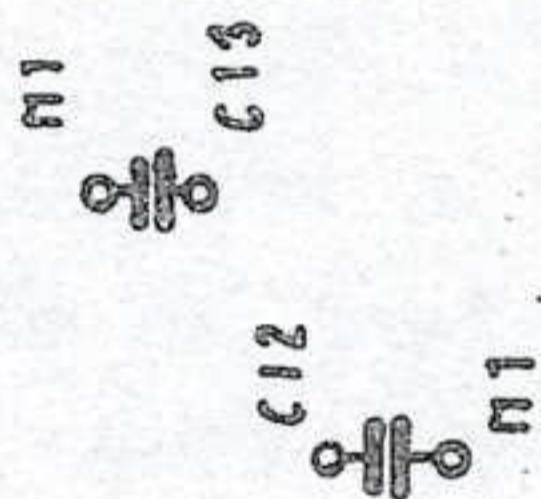
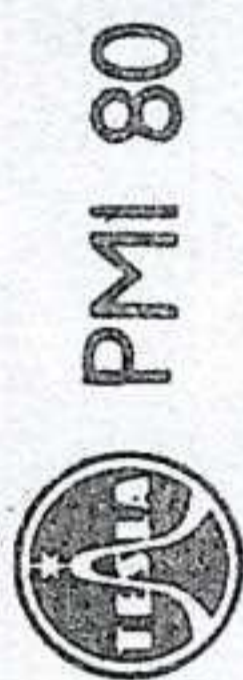
Programový fragment zisťuje zo sériového záznamu na linke PC 7 pomer dĺž trvania úrovne H - L a podľa toho priraduje pri formátovaní údajov stav bitu. Keď napočíta potrebný počet údajov ukončuje komunikáciu s MG.

Zapojenie pre spracovanie signálu z kasetového magnetofónu neobsahuje nf zesilňovač. Vstupný signál musí mať dostatočnú úroveň /6Vef/. V prípade ak magnetofón nemá zvlášť vyvedený nf výkonový výstup, treba použiť prídavný nf zesilňovač.

Z hľadiska nahrávania na kasetový magnetofón zapojenie zaručuje dostatočnú amplitúdu signálu pre použitie štandardných vstupných signálov.

#### d./ napájacie obvody.

Napájanie PMI - 80 je z externého zdroja, ktoré musí zaistiť napájacie napätia +12V;  $\pm 5V$ . Pre funkciu obvodu CPU MHB 8080A sa požaduje, aby pri zapínaní zdroj  $U_{BB} = -5V$  nabehol prvý a pri vypínaní bol odpojený posledný. Ďalej je potrebné istenie zdrojov  $U_{DD} = +12V$ ;  $U_{CC} = +5V$  proti vypadnutiu zdroja  $U_{BB} = -5V$ . Na obr. č.7 je uvedené rozmiestnenie ochranných diód proti náhodnému prepólovaniu jednotlivých zdrojov diód pri pripojení na mikropočítač PMI - 80 a rozmiestnenie filtračných kondenzátorov na doske mikropočítača. Zapojenie ochranných diód a kondenzátorov je na obr. č.5.



OBR.Č.7 PMI 80 ROZLOŽENIE OCHRANNÝCH DIÓD A FILTRAČNÝCH KONDEZÁTOROV

### III. Uvedenie mikropočítača do činnosti:

Mikropočítač k svojej činnosti požaduje zdroj napájacích napätí  $\pm 5V$  a  $+12V$  ako už bolo spomínané v predchádzajúcej kapitole. Pretože všetky funkcie mikropočítača sú implementované programovými prostriedkami, je nutná prítomnosť pamäte ROM s obsahom MONITORa. Po pripojení napájacích napätí dochádza ku generovaniu krátkeho pulzu RESET, ktorý nuluje /inicializuje/ všetky sekvenčné obvody mikropočítača. Dôsledkom toho je aj nastavenie adresnej zbernice na  $0000 H$ .

Týmto sa započne interpretovanie prvej inštrukcie riadiaceho programu MONITORa. V inicializačnom programovom bloku dochádza k vypísaniu správy " PMI - 80 " na displej LED. Touto správou MONITOR potvrdzuje správnosť komunikácie medzi CPU - pamäťový podsystem - zobrazovací výstup.

Po tejto správe MONITOR očakáva dialóg s obsluhou, kde sa potvrdí správnosť činnosti vstupnej časti - klávesnice. Syntakta dialogu je popísaná v užívateľskej príručke časť II. Návrat do inicializačného bloku riadiaceho programu MONITOR je možný stlačením tlačítka **RE**.

V prípade, ak nedôjde po stlačení tlačítka **RE**, alebo po pripojení mikropočítača na napájacie napätia k zobrazeniu správy " PMI - 80 " je nutné hľadať chybu v hardware systéme. K odhaleniu závady je nutné mať osciloskop, poprípade logický analyzátor.

Činnosť CPU možno najjednoduchšie vyskúšať tým, že na údajovú zbernicu  $DB0 \div 7$  vnútime /externým pripojením/ inštrukciu NOP kt.j. stav  $00 H$ , predtým však vyberieme všetky pamäťové obvody. Osciloskopom sledujeme priebehy na CPU a jej podporných obvodov.

Samostatne môžeme vyskúšať i vstupnovýstupnú časť pri vybratí stykového obvodu IO  $10 MHB 8255A$ . Najjednoduchší spôsob je postupne simulovať externými signálmi stavy na linkách  $PC0 \div 3$  a  $PA0 \div 6$  a sledovať zobrazované segmenty, poprípade pri stáčaní príslušných znakov na klávesnici úroveň liniek  $PC4 \div 6$ .

Čiastočne správnu činnosť CPU - pamäťový podsystem, možno sledovať na signáloch riadiacej zbernice /špičky 24, 26, 25, 27 obvodu IO 3/ a na signáloch výberu pamätevej stránky 0 a 7 /špičky 15 a 7 obvodu IO 8/.

Ak MONITOR zobrazuje deformovanú správu v správnych pozíciách displeja, závalu je nutné hľadať vo výstupnom bloku /stykový obvod,

dekóder a spínače/ popřípade v paměti RWM.

Činnost kazetového interfejsu zjistíme iba interpretovaním monitorovej funkcie S /SAVE/ a prehrávaním záznamu z pásky. Na osciloskope sledujeme prietoky signálov, ktoré boli uvedené v kapitole II,

V tejto kapitole boli stručne vymenované jednoduché spôsoby hľadania závady v mikropočítači, ktoré mohli vzniknúť nesprávnym zaobchádzaním, preto doporučujeme nasledovné:

- dodržiavať predpisy pre prácu s MOS obvody, vid' príloha príručky
- pri používaní atypických zdrojov, zaistiť správnosť polaritu a hodnoty zdroja. Pripojovať napätia dľa uvedeného v kapitole II.
- pri rozširovaní systému o ďalšie stavebné prvky, popřípade vstupnovýstupné členy, oddeliť signály z mikropočítača PMI-80.